DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2002 EPO. All rts. reserv.

4433541

Basic Patent (No, Kind, Date): DE 3317954 A1 831117 < No. of Patents: 005>

HALBLEITERBAUELEMENT (German)

Patent Assignee: CANON KK (JP)

Author (Inventor): NAKAGIRI KATSUMI (JP); KOMATSU TOSHIYUKI (JP); OSADA YOSHIYUKI (JP); OMATA SATOSHI (JP); HIRAI YUTAKA (JP); NAKAGIRI

TAKASHI (JP)

IPC: *H01L-029/14; H01L-029/72; H01L-029/76

CA Abstract No: *100(04)028699S; Derwent WPI Acc No: *C 83-821992; Language of Document: German

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date	
DE 3317954	A1	831117	DE 3317954	Α	830517	(BASIC)
DE 3317954	C2	911010	DE 3317954	Α	830517	
JP 58199564	A2	831119	JP 8282651	Α	820517	
JP 94058966	B4	940803	JP 8282651	Α	820517	
US 4766477	Α	880823	US 885336	Α	860711	

Priority Data (No,Kind,Date):

JP 8282651 A 820517

US 494049 A1 830512

DIALOG(R)File 347:JAPIO

(c) 2002 JPO & JAPIO. All rts. reserv.

01262164 **Image available**

SEMICONDUCTOR ELEMENT

PUB. NO.:

58-199564 [JP 58199564 A]

PUBLISHED:

November 19, 1983 (19831119)

INVENTOR(s): NAKAGAWA KATSUMI

KOMATSU TOSHIYUKI OSADA YOSHIYUKI

KOMATA TOMOJI

HIRAI YUTAKA

NAKAGIRI TAKASHI

APPLICANT(s): CANON INC [000100] (A Japanese Company or Corporation), JP

(Japan)

APPL. NO.:

57-082651 [JP 8282651]

FILED:

May 17, 1982 (19820517)

INTL CLASS:

[3] H01L-029/78; H01L-021/203; H01L-027/12

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components)

JAPIO KEYWORD: R020 (VACUUM TECHNIQUES); R096 (ELECTRONIC MATERIALS --

Glass Conductors); R097 (ELECTRONIC MATERIALS -- Metal Oxide Semiconductors,

MOS)

JOURNAL: Section: E, Section No. 229, Vol. 08, No. 44, Pg. 71,

February 25, 1984 (19840225)

ABSTRACT

PURPOSE: To obtain excellent semiconductor characteristics and high reliability of a semiconductor element by forming a main part of a polycrystalline silicon semiconductor layer which containe as a constituent at least one selected from carbon, sulfur and oxygen.

CONSTITUTION: Α polycrystalline silicon semiconductor layer of a semiconductor element contains one selected from carbon, sulfur, nitrogen and oxygen. Two or more may be selected from them. When the polycrystalling silicon semiconductor layer is formed to take the density of hydrogen atom contained in the polycrystalline silicon semiconductor layer, etching velocity of the semiconductor layer, the rugged property of the surface of the layer, and further the orientation and crystal grain side of the polycrystal within the specific numerical value range, it is further effective. As in the embodiment, a polycrystalline silicon thin film 101 is formed by a glow discharge decomposition method on a substrate 100, and used to form a TFT.

(9) 日本国特許庁 (JP)

10 特許出願公開

⑫公開特許公報(A)

昭58—199564

⑤Int. Cl.³H 01 L 29/78// H 01 L 21/20327/12

識別記号

庁内整理番号 7377—5F 7739—5F 8122—5F **②公開** 昭和58年(1983)11月19日

発明の数 1 審査請求 未請求

(全 15 頁)

69半導体素子

. :-

. - ".

②特 顧 昭57-82651

②出 願 昭57(1982)5月17日

の発 明 者 中川克己

東京都大田区下丸子3丁目30番 2号キヤノン株式会社内

仍発 明 者 小松利行

東京都大田区下丸子3丁目30番

2号キヤノン株式会社内

⑫発 明 者 長田芳幸

東京都大田区下丸子3丁目30番 2号キヤノン株式会社内 仍発 明 者 小俣智司

東京都大田区下丸子3丁目30番 2号キヤノン株式会社内

⑦発明者平井裕

東京都大田区下丸子3丁目30番 2号キヤノン株式会社内

@発 明 者 中桐孝志

東京都大田区下丸子3丁目30番 2号キヤノン株式会社内

⑪出 願 入 キヤノン株式会社

東京都大田区下丸子3丁目30番

2 号

邳代 理 人 弁理士 丸島儀一

明 細 書

発明の名称
 半導体素子

()

2 特許請求の範囲

- (1) 炭素、酸黄、酸素の中から選択される少なくとも1つを構成要素として含有する多結晶 シリコン半導体層で、その主要部を構成した ことを特徴とする半導体宏子。
- (3) 破炎が 0.03~5 atomic x 含有されている 特許請求の範囲第1項に記載の半導体素子。
- (4) 연索が 0.01~5 atomic % 含有されている特許請求の範囲第1項に配載の半導体素子。
- 3. 発明の詳細な説明

本発明は低界効果薄膜トランジスタ等の半導体素子に関し、更に詳細には多結晶シリコン薄膜半導体層でその主要部を構成した半導体素子に関するものである。

最近、画像院取用としての、長尺化一次元フ

オトセンサや大面積化二次元フォトセンサ等の 画像競取装置の走査回路部、或いは液晶(LC と略配する)や、エレクトロクローミー材 料 (BCと略配する)或いはエレクトロルミネン センス材料(BLと略配する)を利用した画像 表示デバイスの駆動回路部を、これ等の大面積 化に伴つて所定の基板上に形成したシリコン薄 腹を素材として形成することが提案されている。

単結晶シリコンで作成したMOS型トランジスタに酸べて迄かに劣り、所辺の要求を満たすものでないことが挙げられる。この移動度 geff の小ささは、1つには非晶質シリコン薄膜個有の特性である Hall 移動度が小さいことから、非晶質シリコン薄膜は薄膜作成上の容易さと生産コストの安餌を生かし切れないという不都合さを内在している。又、非晶質シリコンは本質的に経時変化が内在していて単結晶に比べて劣る。

これに対して、多結晶シリコン溶膜は、実際に概定されたデータからも非晶質シリコン溶膜 に較べてHall 移動度自体が大きく、溶膜トラン シスタにしたときのその移動度 Aeffが癌かに大きく、理論的には現在得られている値よりも、 更に大きな値の移動度 Aeffを有するものが作成 され得る可能性を有している。又、経時変化に 関しても安定であることが期待される。

多結晶シリコン 神膜を所定の芸板上に大面積 に耳つて作成する方法としては、

3

中から選択される少なくとも1つを構成要素として含有する多結晶シリコン半導体層で、その主要部を構成したことを特徴とする。

上配の様な構成とすることによつて、前述した問題の継でが解決し得、優れた半導体特性と 高い信頼性を有する半導体業子と成り得る。

()

本発明の半導体素子は、上記の構成を有するものであるが、更に効果的に本発明の目的を建成するには、多結晶シリコン半導体層中に含有される水素原子の濃度、半導体層のエッチング速度、層製面の凹凸性、更には多結晶の配向性や結晶粒低の値が特定の数値範囲内の値を取る様に多結晶シリコン半導体層を形成すれば良い。

本発明の半導体器子に於ける多結晶シリコン 半導体層中に含有される水素原子の量は、好ま しくは、3 atomic X以下、より好ましくは、0.01 ~3 atomic Xとされるのが選ましく、成いは又、 形成される半導体層の層表面の凹凸の最大が実 質的に800A以下であるのが選ましい。 更には、弗徴(50 vol X 水溶液)・硝酸(d C V D (Chemical Vapour Deposition) 法、 L P C V D (Low Pressure Chemical Vapour Deposition)法、M B E (Molecular Beam Bpitaxy) 法、I P (Ion Plating) 法、G D (Glow Discharge) 法等が知られている。

しかしながら、従来、これらの方法によつて 作製された多結品シリコン海膜半導体層で主要 部を構成した半導体案子或いは半導体デバイス が所選された特性及び信頼性を充分発揮できな いのが現状であつた。

本発明は上記詩点に鑑み成されたもので、従来の経問題を解決した半導体業子を提供することを主たる目的とする。

本発明の別の目的は、優れた半導体特性と、 高い償頼性を有する半導体素子を提供すること でもある。

本発明の半導体業子は、炭素、硝黄、酸素の

4

= 1.3 8、60 vol ×水溶液)・氷酢酸から成り、それ等の混合比が1:3:6 であるエッチング液によるエッチング速度が20 1 / mx以下の特性を有する機に半導体層を形成するのが選ましい。

或いは、更に、 X 顧回折パターン又は電子顧回 折パターンによる(220)の回折強度の割合 が全回折強度に対して30%以上であるのが好ましい。

又、半導体層を構成する多額品シリコンの額品 粒径としては、平均結晶粒径として 2 0 0 A 以 上であるのが譲せしい。

これ等の上記条件を1つ以上、本発明の構成要件の1つとして加味することによつて、従来例に較べ、よりあい比抵抗(p) より小さい光学 吸収係数(α)を有する多結晶シリコン半導体 層が所望の基板上に形成され、より広範囲の分 野に彼る半導体素子への応用が充分可能となる。

例えば、従来法に従つて作成された多結晶シ リコン薄膜を用いてエチャネル製電界効果薄膜 トランジスタ(PE-TFT)を作成した場合、 ゲート電圧を充分低くしているにも拘らず、この状態のドレイン電流(Ioff)が、ゲート電圧 が充分高い状態のドレイン電流(Ion)に比べて、 充分小さくならない場合が、度々超るのが、本 発明の半導体案子に於いては全く生じない。

文、競取接置の競取部と走在回路部や画像環 表示装置の画像表示部と駆動回路部とを一体化 構成とし、走在回路部や駆動回路部の主要部を 多結晶シリコン薄膜で構成する場合、これ等の 回路部は外部からの光に晒される機会が多い、 本発明の半導体素子の場合には、半導体層の光 吸収係数が著しく小さいので、この様を問題は 実用上角んど無視することが出来、本発明の半 導体素子でその主要部を構成すれば優れた回路 特性を有する回路部を得ることが出来る。

本発明の半導体来子の主要部を構成する多結 品シリコン半導体層は、水素や、He,Ar,Kr 等の希ガス等で所望濃度に粉釈された SiH,SiH, SiH, SiH, 等のシランガスと同時に、形成さ

ゲットをスパッタリングする際に前配した各種 ガスの中より所選に従つて選択される原料ガス を導入してスパッタリングする方法(反応性ス パッタリング法)等が挙げられる。

本発明において特定する多結晶シリコン半導体層中に含まれている各種原子の量の測定は、 炭素及び硫黄については、金銭中炭素・硫黄同時分析装量(Leco社 CS-46数)、酸素及び塩素については金銭中酸素・窒素同時分析装量(Leco社 TC-36型)を用いて行つた。試料は白金基板上に、約10両分のシリコン半導体層を堆積させ、これを分析装置ホルダー中に装填し、元素は量を測定し周中に含まれる原子の機能をatonicXで算出した。

また、形成した薄膜半導体層が多額品である 事は電子顕微鏡(日本電子社製 JEM-100U 型)の電子囲折パターンがリング状あるいは、 ほやけたスポット状となる事で確認した。

また、薄膜状の半導体層の光学吸収係数(α) は、自記分光光度計(日立製 323型)を用 れる半導体層中に含ませるべき原子を供給する 各種の原料ガスを層形成用の真空場積室中に流 して、グロー放電分解を行わせることによつて 所図の基板上に形成される。

例えば、炭素を形成される半導体層中に含有させるには、メタン(C₄H₄), エタン(C₄H₄), ブロバン(C₄H₄), エチレン(C₄H₄) 等の炭化水素を初めとして、炭化弗素(CP₆), テトラメチルシラン((C₄H₄), Si), テトラエチルシラン((C₄H₄), Si) 等を、又、磁費を含有させるには、硫化水素(H8), 六非化硫黄(SP₆) 等を、酸素を含有させるには、酸素(O₄), 水(H₄O) 等を、塩素を含有させるには、酸素(O₄), 水(H₄O) 等を、塩素を含有させるには、塩素(N₆), アンモニア(NH₄) 等を、各々、原料ガスとして用いることが出来る。

多結晶シリコン半導体層をスペッタリング法に よつて作成する場合には、シリコンターゲット と共に、形成される半導体層中に含有させるべ き原子を構成要素として含むターゲットを用い る方法(共スパッタリング法)、シリコンター

8

いて測定した。非晶質シリコン薄膜においてはしば √α h ν - h ν (h ν は測定光のエネルギー) ブロットの直線部分を外挿し機軸と交差した 点から光学数 収端 Bo を求めるが、本発明によつて作製したサンブルでは明確な外挿値が求められないため、 λ = 550 nm における α の値(α (550) と略記)を代数値とした。

次に本発明の半導体素子の一例としてのTFTの作製プロセスについて、第1図に従つて説明する。このTFTは半導体層101、電極層107、オーミックコンタクト層103、104、 絶縁層105からなる 収界効果トランジスタで、半導体層101に誘接しオーミックなコンタクトが形成されているソース 電低108。ドレイン 電極109 間に電圧を印加し、そこを確れる 電流を絶縁度105を介して設けたゲート電極110にかけるバイアス 選圧により変調される (第1図の工程図に移造が示される)。まず基板100の洗浄を行つた後、多結晶シリコン 移膜半導体層101をその上に塩酸させる [工程図)。 地積法の詳細については

各実施例の所で述べる。その後オーミック層として n^+ (P-doped シリコン)層 102 を推設し、ソース、ドレインをエッチングにより形成した [工程(c)]後、絶録層 105 をその上に堆積させる [工程(a)]。絶録層は、CVD、LPCVDで形成されるシリコンナイトライド。 SiO_2 , $A\ell_2O_3$ 等の材料で構成される。

次にソース、ドレインの電視用コンタクトホール 106 をあけ〔工程(c)〕て、上部電板ゲート、ソース、ドレインを配載して〔工程(f)及び(d)〕 完成する。

本発明の多齢品シリコン 糠膜トランツスター の安定性を判断する経時変化の測定に関しては 次のような方法によって行った。

第 2 図に示す構造の TFT を作製しゲート 201 にゲート電圧 $V_G=40\ V$ 、ソース 203 とドレイン 202 間にドレイン 恒圧 $V_D=40\ V$ を印加しソース 203 とドレイン間に流れるドレイン 電産 I_D をエレクトロメーター 208 (Keithley 6 10 C エレクトロメーター)により測定し、ドレイン

ノード例においた 基板加熱ホルダー (面積 452 al) 3 0 2 に装着した。

その後ペルジャー301を拡散ポンプ309でペックグランド真空度2.0×10⁷Torr 以下まで排気を行なつた。この実空度が悪いと反応性ガスが有効に設析出に働かないばかりか良の特性の再現性が失なわれるの程度を500でに保持した。次にTaを上げて基板300の程度を500でに保持した。次に、民ガスをマスフローコントローラー308で制御しながらペルジャー301内に設定した。放電時のペルジャー301内の圧力は0.2 Torr に保持した。

本実施例においては、導入する反応性気体としては取扱いの容易なH, ガスで 3 vol X に 稲釈した SIH, ガス (「SIH, (3)/H, 」と略配する)及び同じくH, ガスで 0.5 vol X に 稲釈したメタン (CH,) ガス (「CH, (0.5)/H, 」と略配する。)

は沈の時間的変化を測定した。経時変化率は、 500時間の連続動作後のドレインは沈の変動量を初期ドレインは流で割りそれを100倍し ※表示で表わした。

TPTの鍵盤性圧は、MOSPET で通常行われている V_D $-\sqrt{I_D}$ 強銀における直線部分を外挿し機能と交差した点によつて定義した。経時変化能と後の V_{TH} の変化も同時にしらべ、変化量をポルトで表示した。

次に本発明の実施例について述べる。

実施例 1

本実施例は、多結晶シリコン雑膜をグロー放 電分解法で基板上に形成し、それを用いてTF Tを作成したもので、多結晶シリコン稼്の形 成は第3回に示した装置を用いたものである。 基板300はコーニングガラス中7059(0.5 mp)を用いた。

先ず基級300を洗浄した後HF/HNO_x/CH_a. COOH の混合液でその表面を軽くエッチンクし、 乾燥した後異空ペルジャー堆積室301内のア

12

を用いた。ガス旅世は各々 5 SCCM になるよう 化マスフローコントローラー304、及び307 **セコントロールして導入した。ペルジャー 301** 内の圧力はペルジャー301の排気側の圧力調 整パルプ310を調節し、絶体圧力計312を 用いて所望の圧力に設定した。ペルジャー 801 内の圧力が安定した後、カソード電枢313に 13.56 脳の高周波能界を電源314によつて 加え、グロー放電を開始させた。この時の電圧 は 0. 7 取、 返施は 6 0 m A、 B F 放電パワーは 20 Wであつた。この条件で、放電を30分間 持続し、多結晶シリコン膜の形成を終え、放電 を中止させて原料ガスの旋入も中止させた。次 に基板温度を180℃まで下げて保持して次の プロセスに備えた。形成された膜の膜厚は3000 1 でその均一性は円形リング型吹き出し口を用 いた場合には、3インチ×3インチの基板の大 きさん対して土10%内に取つていた。

又、との多給品シリコン酸はn 週で、抵抗値 $at \simeq 10^8 \Omega$ ・ $at \simeq 10^8 \Omega$ ・ $at \simeq 10^8 \Omega$

第1図に示す工程に従つて薄膜トランジスタ(TPT)を作成した。TPTのソース・ドレインのオーミックコンタクトを良好にせしめるために基板温度は180℃に保つた状態で、n⁺シリコン陽の形成を次のようにして行なつた。水岩ガスで100 vol mに移訳された PH, ガス(IPH, (1.00m)/H, 」と略記する)を、H,で10 vol %に得訳された SiH, (「SiH, (10)/H, 」と略記する)ガスに対して、mol 比にして5×10⁶の割合でベルジャー301内に流入させ、ベルジャー301内の圧力を0.12 Torrに調整してクロー放電を行ないPのドーブされた n⁺層 102を5004の厚さに形成した〔工程(D)〕。

次にMを蒸落し、その後、工程(c)のようにフォトエッチングによりMB及び n⁺ B 1 0 2 をソース電極 1 0 3 の領域、ドレイン電極 1 0 4 の領域をのぞいて除去した。次にゲート絶縁膜を形成すべくベルジャー 3 0 1 内に再び上記の基板が、アノード側の加熱ホルダー 3 0 2 に装填された。多結品シリコン薄膜を作成する場合と同

したTFT特性例が示されてある。ゲートのスレフショールド電圧 Vih は 5 V と低く、Vq = 20 VでのVq = 0 の電流値の比は 5 ケタ以上とれている。TFTの作成に用いた多結晶シリコン薄膜の水楽量及び、波長 5 5 0 nmにおける膜の光学吸収係数(α(5 5 0)と略配) を前配の方法で測定した結果を第1歳に示してある。 H. で移駅した CH. のガス流量ェは本実施例の 5 8 CCM と 0 8 CCM, 2 8 CCM, 1 0 8 CCM, 及び 2 0 8 CCM についてHeで希釈した CH. のガス流量のみを変化させ他の条件を同じにした場合の結果を示した。

これらの多結晶シリコン薄膜を用いて作製したTPTの実効キャリア移動度(Aeff)及び、ゲート低圧VG=20Vにおけるドレイン電流値ID(20)と、ゲート低圧VG=0Vにおけるドレイン電流値ID(0)の比(on/off 比と略配するolを同じ表に示した。第1表より炭素機度は 0.01 atomic X 程度から 制御できる事が分り、 さらに 10 X 程度まで増加させる事によつて Aeff > 1を保

様にベルジャー301が排気され、落板温度T8を250でとしてNH。ガスを20SCCM、SiH、(SiH、(10)/H。) ガスを5 SCCM 導入してグロー放戦を生起させてSiNH 膜105を2500 Aの厚さに堆積させた。

次にフォトエッチング工程によりソース電極103、ドレイン電極104用のコンタクトホール106-1、106-2をあけ、その後でSiNH 膜105全面にMを蒸浚して、電極度107を形成した後、ホトエッチング工程によりM電機107を加工してソース電極用取出し電極109及びゲート電極110を形成した。との後、以第四級中で250℃の熱処理を行つた。以上の条件とプロセスに従つて形成されたTFT(チャンネル長L=20μ、チャンネル幅W=650μ)は安定で良好な特性を示した。

第4図にこの様にして試作したTFTの特性例を示す。第4図にはドレイン電流 Ipとドレイン電圧 Vpの関係をゲート電圧 Vgをパラメータに
16

ちつつ、αと on / off 比を効果的に変化させる 毎ができた。

第 1 表

試料·K	1-1	1-2	1-3	1-4	1-5
x(SCCM)	0.1<	2	5	10	20
Cの含有量(atm.%)	. 0.0 1<	2.1	4.5	8.3	1 2.4
a(550)	4×10 ⁴	2.7×104	1.4×10 ⁴	9.0×10 ³	2.0×104
μeff (αl/V·sec)	8.0	7.6	6.0	1.2	0.02
(on/off)比	9.0×10 ²	4.2×10 ³	1.2×10 ⁶	1.3×10	2.0×10 ²

試料水1-5は非晶質

特菌昭58-199564(合)

at .	2	.EE
H3	Z	æ

<u>.</u>					
試料水	2-1	2-2	2-3	2-4	2-5
x (SCCM)	0	2	5	10	20
Sの機能 (atm.%)	<0.01	0.8	2.1	4.3	8.2
a (550)	4×10 ⁴	3.4×104	2.8×10 ⁴	2.5×10 ⁴	2.1×10
μeff (cd/V-sec)	8.0	7.2	2.0	0.9	0.1
(on/off)比	9.0×10 ²	7.5×10 ⁹	23×10 ⁴	8.2×10 ⁸	1.2×10

01/7 /- > 44	
8i氏(3)/氏のガス流量	5 BCCM
SF ₆ (0.5)/H ₂ のガス流量	x 8 CCM
放電パワー	2 0 W
压力	0. 0 5 Tors
善複色度 (T ₈)	500C

奥施例3

実施例 1 と同様の条件と手順によつて、従つ て、基根上にシリコン薄膜層を形成した。ただ し SiH (3)/H。を流し初める前にペルジャー内 に酸素をペリアブルリークパルプを介して導入 した。根案のガス流量は微小なため、真空度が パックグランド真空度からどれだけ上昇するか

20

19

翻定し乍ら調節し、との圧力差を 0 , 2.0×10⁷ Torr, S. 0 × 10 Torr, 1. 0 × 10 Torr, 2. 0 × 10 4 Torrの5種類としてシリコン脊膜層を作成した。 又、同薄膜層を用いて、実施例1と同様にして TFTを作成した。これ等に就て実施例1と同 様の方法で測定を行つた。その結果を第3裂に

8iH₄(3)/H₂のガス流量 ------ 5 SCCM CH (0.5)/H のガス流量 ------ x SCCM 放電パワー ------------ 20W 圧力 ------ 0.0 5 Tore 基极型度 (Ta) 500℃

実施例1と同様の手順によつて、8iL(3)/ Lガスと同時にLガスで 0.2 vol Xに移釈した 8月。ガス(8月。(0.2)/H。と略記する。)を0, 2, 5, 10. 20 SCCM の、5 種類のガス遊 量で流す以外は、実施例1と同様の条件と手順 に従つて、シリコン薄膜を基板上に作製し、又、 同薄膜層を用いて実施例1と同様にTPTを作 成し、とれ等について実施例1と同様の湖定を

行つた。その結果を第2数に示す。

突施例 2

3 . 34

試科 /6	3-1	3-2	3-3	3-4	3-5*
x(Torr)	0.0	0.2	0.5	1.0	2.0
Oの漢度 (atm.火)	0.03	0.9	2.3	5.1	8.3
a (550)	4×10 ⁴	2.3×10 ⁴	1.2×10 ⁴	6.0×10 ³	5.0×10°
μeff(cd/V·sc)	8.0	3.1	1.4	0.8	0.005
(on/off)比	9.0×10 ²	1.8×104	1.6×10 ⁴	2.3×10 ³	5.6 ×10 ²

飲料水3-5は非晶質

8i氏(3)/H.のガス流量	5 SCCM
放電パワー	2 0 W
庄力	0. 0 5 Torr
基板温度 (T ₈)	500°C

塞 黨 例 4

実施例1と同様の手順によつてシリコン機能 層を基板上に作成した。ただし、8iH (3)/H ガ スと同時にN.ガスを O SCCM, 2 SCCM.58CCM. 1 0 SCCM, 2 0 SCCM の 5 種類のガス旋量で 流してシリコン海鉄層を作製し、又、同海族層 を用いて実施例1と同様にしてTRTを作成し、 これ等に就て実施例1と同様の測定を行つた。 その結果を第4段に示す。

跌 科 · K	4-1	4~2	4-3	4-4	4-5
x (SCCM)	0.0	2.0	5.0	1 0.0	2 0.0
Nの機度	0.01	1.5	3.7	6.2	1 0.1
a(550)	4×10 ⁴	2.8×10 ⁴	1.5×10 ⁴	7.4×10 ³	4.5×10 ³
μeff(al/V-soo)	8.0	4.8	2.3	1.1	0.2
(on/off)比	9.0×10 ²	3.7×10 ³	9.5×10 ⁴	5.7×10 ⁴	2.6×10

SiL(3)/H₂のガス流量 5 SCCM Noガス能量 *** *** *** *** *** *** *** *** *** x 8 CCM 放館パワー 圧力 ------ 0.0 5 Torr 基板程度(Ts) 500℃

特度昭58-199564 (ア)

4. 図面の簡単な説明

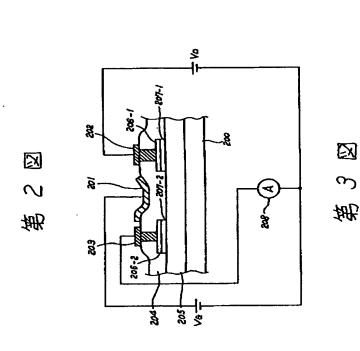
()

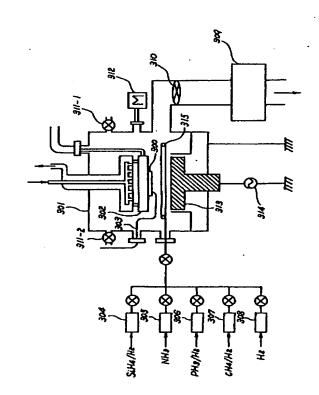
 $(\dot{})$

第1 図は、本発明の半導体案子の作成工程を 説明する為の模式的工程図、第2 図は、本発明 に於いて、作成されたTPTのTPT特性を制 定する為の回路を説例する為の模式的回路図、 第3 図は、本発明の半導体素子用のシリコン 膜腔を作成する為の装置の一例を説明する模式 的説明図、第4 図は、本発明のTPTの特性の 一例を示すグラフである。

100 … 基板、101 … 薄膜半導体層、102 … n[†]層、103、104 … オーミックコンタクト層、105 … 絶縁層、106 … コンタクトホール、107 … は極層、108 … ソース電極、109 … ドレイン電探。

出 顕 人 キャノン株式会社 代 理 人 丸 島 鏡 型線形 電線路





特局昭58-199564(8)

手統補正 (自発)

B 10 5 3 8 19 B

特許庁長官 若 杉 和 夫 慶

1. 事件の表示

昭和57年 特許額 第 82651 号

2. 発明の名称

半導体案子

3. 補正をする者

事件との関係 特許出願人

住 所 東京都大田区下丸子3-30-2

名 * (100) キャノン株式会社 代変を質 来 龍 三 郎

4. 代 理 人

居 所 团146 東京都大田区下丸子 3~30~2

キヤノン株式会社内 (電話 758-2111)

(6987) 弁理士 九 島 俄 一頭

第 4 図

V4=35V

30

25

20

15

10

5. 補正の対象

2.0

1.0

Lo (m A)

(

 $(\tilde{})$

6. 補正の内容

明緻啓全文を別紙のとおり補正する。

20

Vo (V)

(全文訂正) 明 和 書

1.発明の名称

半導体素子

- 2. 特許請求の範囲
- (1) 炭素, 硫黄, <u>密素</u>, 酸素の中から選択される 少なくとも1つを構成要素として含有する多語 品シリコン半導体層で、その主要部を構成した ことを特徴とする半導体素子。
- (2) 炭素が0.01~1 D atomioが含有されている特許表の範囲第1項に配敷の半導体素子。
- (3) 院 黄 が 0.01 ~ 5 atomic 多 含 有 さ れ て い る 特 許 前 求 の 範 囲 第 1 項 に 配 戦 の 半 導 体 素 子 。
- (4) 窒薬が0.B1~5 atomic が含有されている特許 請求の範囲第1項に配載の半導体楽子。
- (5) 酸素が0.03~5 atomic が合有されている特許 簡求の範囲第1項に配款の半導体案子。
- 3. 発明の詳細な説明

本発明は電界効果薄膜トランジスタ等の半導体 素子に関し、更に詳細には多結晶ショコン薄膜半 導体層でその主要部を構成した半導体素子に関す

1

² —306—

.. **გ**გიである。

最近、國像說取用としての、長尺化一次元フォトセンサヤ大面積化二次元フォトセンサ等の國像說取該置の走査回路部、或いは人(LCと略記する)や、エレクトロクローミー材料(ECと略記する)或いはエレクトロルミネフセンス材料(BCと略記する)を利用した國像表示デベイスの配動回路部を、これ等の大面積化に伴つて所定の基板上に形成したシリコン薄膜を繋材として形成することが提案されている。

新かるシリコン海原は、より高速化、より高速化 能化された大型の固像説取装置や関像表示装置の 実現から、非晶質であるよりも多結晶であること が望まれている。その理由の1つとして上記の如 き人高速、高機能の説取装置の走査回路部や國像表示装置の駆動回路部を形成するための素材となる シリコン薄膜の性能を表わす値として例えば薄膜 トランジスタ(TFT)の実効キャリア移動度 (effective carrier mobility) past としては、 大きいことが要求されるが、通常の放電分解法で

亘って作成する方法としては、

()

C V D (Chemical Vapour Deposition)法、L P C V D (Low Pressurs Chemical Vapour Deposition)法、M B R (Molecular Beam Epitaxy) 法、I P (Ion Plating) 法、G D (Glow Discharge)法等が知られている。

いずれの方法においても、基板温度は異なるが、 大面積の基板の上に多結晶ショコン薄膜が作製で きることが知られている。

しかしながら、従来、これらの方法によつて作製された多結晶シリコン薄膜半導体層で主要部を構成した半導体素子成いは半導体デバイスが所望された特性及び信頼性を充分発揮できないのが現状であつた。

本発明は上記語点に僅み成されたもので、従来 の器問題を解決した半導体素子を提供することを 主たる目的とする。

本発明の別の目的は、優れた半導体特性と、高い信頼性を有する半導体案子を提供することでもある。

得られる非晶質シリコン薄膜においては特々O.1 には/V・ooc 程度であつて、単結晶シリコンで作成とMOS型トランジスタに較べて遙かに劣り、所望の要求を満たすものでないことが挙げられる。この移動度mottの小ささは、1つには非晶質シリコン構験個有の特性であるHaffを動度が小さことが理解のであるHaffを対象をある。と生産コストの安価を生かし切れないという不管合さを内在していて単晶晶に比べて劣る。

これに対して、多結晶シリコン薄膜は、実際に 測定されたデータからも非晶質シリコン薄膜に較 べてHell移動度自体が大きく、薄膜トランジスタ にしたときのその移動度Aettが遙かに大きく、理 齢的には現在得られている値よりも、更に大きな 値の移動度Aettを有するものが作成され得る可能 性を有している。又、経時変化に関しても安定で あることが期待される。

多結晶シリコン海膜を所定の基板上に大面積に 3

本発明の半導体素子は、炭素、硫黄、酸素の中から選択される少なくとも1つを構成要素として含有する多結晶シリコン半導体層で、その主要部を構成したことを特徴とする。

上記の様な構成とすることによつて、前述した 問題の裁でが解決し得、優れた半導体特性と高い 信頼性を有する半導体素子と成り得る。

本発明の半導体素子は、上配の構成を有するものであるが、更に効果的に本発明の目的を達成するには、多結晶シリコン半導体層中に含有される水楽原子の濃度、半導体層のエフテング速度、層表面の凹凸性、更には多結晶の配向性や結晶を移動している。

本発明の半導体素子における多齢品シリコン半 導体層には、前記した様に炭素、硫黄、窒素、酸 葉の中から選択されたものを含むものである。こ れ等の中から選択されるのは2種以上であつても 食い。

本発明の半導体薬子における多結晶シリコン半

特問昭58-199564 (10)

本発明の半導体素子における多結晶シリコン半 準体層中に確認が含有される場合は硫黄の量が好ましくは0.01~5 atomio %、より好ましくは0.03 ~ 5 atomio % 含有されていることが望ましい。

本発明の半導体来子における多結晶シリコン半 連体層中に窒素が含有される場合は窒素の量が好ましくは0.01~5 atomic %、より好ましくは0.01 ~4 atomic %含有されていることが憩ましい。

本発明の半導体案子における多結晶シリコン半 導体層中に酸素が含有される場合は酸素の量が好ましくは0.03~5 atomio %、より好ましくは0.03 ~4 atomio %含有されていることが譲ましい。

本発明の半導体素子における多結晶シリコン半 導体層中には水業原子が含有されるのが望ましい。 本発明の半導体素子における多結晶シリコン半導 体層中に含有される水素原子の量は、好ましくは、

導体素子への応用が充分可能となる。

例えば、従来法に従つて作成された多結晶シリコン薄膜を用いてnチャネル型電界効果薄膜トランジスタ(FE~TFT)を作成した場合、ゲート電圧を充分低くしているにも拘らず、この状態のドレイン電流(Iost)が、ゲート電圧が充分高い状態のドレイン電流(Ion)に比べて、充分小さくならない場合が。度々起るのが、本発明の半導体案子においては全く生じない。

本発明の半導体素子の主要部を構成する多結晶

る atomic 多以下、より好ましくは、0.01~3 atomic 多とされるのが選ましく、或いは又、形成される 半導体暦の層表面の凹凸の最大が実質的に800 。 A以下であるのが選ましい。

更には、弗酸(50 vol 多水容液)・硝酸(aー1.38、60 vol 多水容液)・氷酢酸から成り、それ等の混合比が1:3:6であるエクテング液によるエッチング速度が20人/ eee 以下の特性を有する様に半導体階を形成するのが望ましい。或いは、更に、X 線回折パターン又は電子線回折パターンによる(220)の回折強度の割合が全回折強度に対して30 S以上であるのが好ましい。又、半導体層を構成する多結晶シリコンの結晶をして200 A 以上であるのが超ましい。

これ等の上記条件を1つ以上、本発明の構成要件の1つとして加味することによつて、従来例に較べ、より高い比抵抗(p)より小さい光学吸収係数 (a) を有する多結晶ショコン半導体層が所望の基板上に形成され、より広範囲の分野に渡る半

7

9

シリコン半導体層は、水素や、He, Ar, Kr等の器がス等で所選護度に稀釈された SiH4, SizHe, S

例えば、炭素を形成される半導体層中に含有させるには、メタン(G_aH_a)、エタン(G_aH_a)、アロバン(G_aH_a)、エテレン(G_aH_a)等の炭化水素を初めとして、炭化弗素(GF_a)、アトラメテルシラン($(GH_a)_aS1$)、アトラエテルシラン

 $((C_aH_a)_aS_1)$ 等を、又、硫黄を含有させるには、硫化水素 (HS) , 六弗化硫黄 (SF_a) 等を、酸素を含有させるには、酸素 (O_a) , 水 (H_aO) 等を、酸素を含有させるには、酸素 (N_a) , アンモニア (NH_s) 等を、各々、原料ガスとして用いることが出来る。

多結晶シリコン半導体層をスパッタリング法によ つて作成する場合には、シリコンターゲットと共 に、形成される半導体層中に含有させるべき原子を構成要素として含むターゲットを用いる方法 (共スペッタリング法)、シリコンターゲットをスペッタリングする際に前記した各種ガスの中より所望に従って選択される原料ガスを導入してスペッタリングする方法(反応性スペッタリング法)等が挙げられる。

本発明において特定する多結晶シリコン半導体層中に含まれている各種原子の量の測定は、炭素及び硫質については、金属中炭素・硫黄同時分析数値(Leoo社 CS-46型)、農素及び窒素については金属中酸素・窒素同時分析数段(Leoo社 TC-36型)を用いて行つた。試料は白金基板上に、約10mg分のシリコン半導体層を堆積させ、これを分析装置ホルダー中に装填し、元素重量を測定し層中に含まれる原子の濃度をatomioがで算出した。

また、形成した薄膜半導体層が多結晶であることは電子顕微鏡(日本電子社製 J B M - 1 Q O U 型)の電子回折 ベターンが 9 ング状あるいは、ぼやけ

に構造が示される)。まず基板100の洗浄を行った後、多結晶シリコン薄膜半導体層101をその上に堆積させる(工程(4))。堆積法の詳細については各実施例の所で述べる。その後オーミック層としてn+(P-dopedシリコン)層102を堆積し、ソース、ドレインをエッテングにより形成した(工程(4))を、絶縁層105をその上に堆積させる(工程(4))。絶縁層105をその上に堆積させる(工程(4))。絶縁層105をその上に堆積で形成されるシリコンナイトライド、SiOa、AlaOa 等の材料で構成される。

()

次にソース、ドレインの電源用コンタクトホール106をあけ(工程(d) て、上部電極ゲート、ソース、ドレインを配磁して(工程(d) 及び(d) 完成する。

本発明の多結晶ショコン 郡 関トランジスターの 安定性を判断する経時変化の測定に関しては次の ような方法によつて行つた。

第 2 図 に 示す 構造 の TFTを 作製 し ゲート201 に ゲート 電圧 Va-40 V, ソース 2 0 3 と ドレ イン 2 0 2 関 に ドレイン 電圧 Vp-40 V を印加 しソース たメポット状となることで確認した。

また、海膜状の半導体層の光学吸収係数(α)は、自記分光光度前(日立製 3 2 3 型)を用いて測定した。非晶質シリコン海膜においてはしばしば √αμν-μν(μνは測定光のエネルギー)ブロットの直破部分を外挿し機能と交差した点から光学吸収頻Eoを求めるが、本発明によつて作製したサンブルでは明確な外挿値が求められないため、 1 ー 5 5 0 μmにおける α の値(α (5 5 0) と略記)を代表値とした。

次に本発明の半導体素子の一例としてのTFTの作製プロセスについて、第1図に従つて説明する。このTFTは半導体層101、電極層107、オーミックコンタクト層103,104、給緑層105からなる電界効果トランジスタで、半導体層101に隣接しオーミックなコンタクトが形成されているソース電極108、ドレイン電極109間に電圧を印加し、そこを流れる電流を絶縁層105を介して設けたゲート電極110にかけるバイアス電圧により変調される(第1図の工程(e)

203とドレイン間に流れるドレイン電極Inをエレクトロメーター208 (Keithley 610 C エレクトロメーター) により選定し、ドレイン電流の時間的変化を測定した。経時変化率は、500時間の連続動作後のドレイン電流の変動量を初期ドレイン電流で割りそれを100倍しが表示で表わした。

TFTの関値電圧は、MOSFRT で避常行われている $V_D - \sqrt{I_D}$ 曲線における直線部分を外弾し機能と交差した点によつて定義した。経時変化前と後の V_{TH} の変化も同時にしらべ、変化量をポルトで表示した。

次に本発明の実施例について述べる。 実施例 1

本実施例は、多結晶シリコン薄膜をグロー故電 分解法で基板上に形成し、それを用いてTFTを 作成したもので、多結晶シリコン薄膜の形成は第 3 図に示した装置を用いたものである。基板300 はコーニングガラス 4 7059 (0.5 mm 厚)を用い た。 先ず基板300を洗浄した後 HF/HNOs/CHsCOOHの混合液でその表面を軽くエッチングし、乾燥した後真空ベルジャー堆積室301内のアノード側においた基板加熱 *ルダー(面積452cml)302に装着した。

その後ペルジャー301を拡散ポンプ309で
ベックグランド真空度 2.0 × 1 B⁻¹ Torr 以下まで

採気を行なつた。このとき、この真空度が想い
反応性ガスが有効に膜析出に働かないばかりか
の特性の再現性が失なわれるので注意を受した。
次にTaを上げて基板300の温度を500℃に保持した(基板温度は熱電対303で監視する)。
次に、Haガスをマスフローコントローラー308で
に、Haガスをマスフローコントローラー308で
に、新聞しながらベルジャー301内に導入して基板300表面をクリーニングした後、反応性気体を導入する様にした。基板温度Tsは350℃に設定した。放電時のベルジャー301内の圧力は
0.2 Torrに保持した。

本実施例においては、導入する反応性気体としては取扱いの容易なHaガスで 5 vol まに希釈した

又、この多結晶・リコン膜は n 型で、抵抗値は ~ 10° 2 ・ cmであつた。 次にこの膜を使つて、第 1 図に示す工程に従つて海膜トランジスタ(TPT) を作成した。 T F T のソース・ドレインのオーミックコンタクトを良好にせしめるために基板退は 1 8 0 ℃に保つた状態で、 n + シリコン層の形成 を次のようにして行なつた。 水素ガスで100 vol ppm に稀釈された PHs ガス(「PHs (100 ppm)/Hs 」と略記する)を、 Hsで 1 0 vol が 稀釈された S1Ha (「S1Ha (10)/Hs 」と略記する) ガスに対して、 mol 比にして 5 × 10-8 の割合でベルジャー 3 0 1 内に流入させ、 ベルジャー 5 0 1 内の 圧力を0・12 でに 2 2 5 0 0 A の P 3 に形成した (工程(内))。

次にA8を蒸着し、その後、工程(すのようにフォト アッチングによりA8及びn+用102をソース電 個103の領域、ドレイン電極104の領域をの ぞいて除去した。次にゲート絶縁膜を形成すべく ベルジャー301内に再び上記の基板が、アノー

¹⁶ —310—

SiH₄ ガス (「SiH₄ (3)/H₈」と略記する) 及び同 じくHaガスで 0.5 vol がに移訳したメタン (CH2) ガス (「CHa(0.5)/Ha」と略配する。) を用いた。 ガス流量は各々5SCCMになるようにマスフローコ ントローラー304、及び307でコントロール して導入した。ペルツヤー301内の圧力はベル ジャー301の排気側の圧力調整パルプ310を 調節し、絶体圧力針 3 1 2 を用いて所望の圧力に、 設定した。ペルジャー301内の圧力が安定した 役、カソード電振313k13.56 MHmの高周波電 界を電源314によつて加え、グロー放電を開始 させた。このときの電圧は 0.7 KV、電流は 6 D m A、RF放電パワーは2DWであつた。この条件 で、放電を30分間持続し、多結晶シリコン膜の 形成を終え、放電を中止させて原料ガスの流入も 中止させた。次に基板温度を180℃まで下げて 保持して次のプロセスに備えた。形成された膜の 膜厚は3000Aでその均一性は円形リング裂吹 き出し口を用いた場合には、るインチ×るインチ の出板の大きさに対して±10%内に取つていた。

次にフォトエッチング工程によりソース電極
1 0 3 , ドレイン電極1 0 4 用のコンタクトホール1 0 6 - 1 , 1 0 6 - 2 をあけ、その後でSiNH
膜 1 0 5 全面にAdを蒸着して、電極膜 1 0 7 を形成した後、ホトエッチング工程によりAd 電極膜
1 0 7 を加工してソース電極用取出し電極1 0 8 ,
ドレイン電極用取出し電極1 0 9 及びゲート電極
1 1 0 を形成した。この後、Hz 雰囲気中で 2 5 0
での熱処理を行つた。以上の条件とブロセスに従って形成されたTFT(チャンネル長Lー 2 0 д、チャンネル網 W ー 6 5 0 д)は安定で良好な特性を示した。

第4回にこの様にして試作したTFTの特性例を示す。第4回にはドレイン電流Ipとドレイン電

- EVDの関係をケート低EVaをベラメータにした
TPT特性例が示されてある。ケートのスレッショールド電圧 Ven は 5 V と低く、Vaー 2 O V での
Vaー O の電流値の比は 5 ケタ以上とれている。
TPTの作成に用いた多結晶 シリコン 溶膜の水楽 量及び、波長 5 5 0 nmにおける膜の光学吸収係数
(α (5 5 0) と略配)を前記の方法で測定した結果を第 1 表に示してある。Haで稀釈した CH4のガス流量×は本実施例の 5 S C C M と O S C C M についてHa で粉釈した CH4のガス流量のみを変化させ他の条件を同じにした場合の結果を示した。

これらの多結晶シリコン薄膜を用いて作製したTFTの実効キャリア移動度(μett)及び、ゲート電EVa-20Vにおけるドレイン電流値In(20)と、ゲート電EVa-0Vにおけるドレイン電流値In(0)の比(on/off比と略配する。)も同じ表にした。第1表より炭素濃度は0.01atomic %程度から制御できることが分り、さらに10%程度で増加させることによつて μett>1を保ちつつ、

第 1 **安**

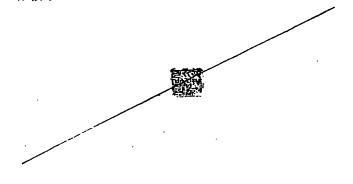
默料No.	1 - 1	1-2	1-3	1-4	1-5*
x (SCCM)	0.3<	Z	. 5	19	-20
Cの合有益(ats.%)	0.01<	2.1	. 4.5	8.3	12.4
a (550)	4 ×10 ⁴	2.7 ×10 ⁴	1.4.×10 ⁴	8.0 ×10 ³	2.0 ×10 ⁴
peff(am ² / V-sec)	8.0	7.6	8.0	1.2	0.02
(ma/off)社	9.0 ×10 ²	4.2 ×10 ³	1.2 ×10 ⁵	1.2 ×10 ⁴	2.0 ×10 ²

本 鉄料№、1-5仕非品質

CH ₄ (0.5)/R ₂ のガス液量	ス投基 BSCCM	118 ₄ (3)/32 ₀ 02	SIH4(
	ガス液量 xSCCM	M4(0.5)/H2 0	CH4(e
圧 カ 0.05ton	20W	決電パワー	放電
	0 . 0 Storr	E カ	Æ
法板型度(Ta) 500℃	5000	基板型度(Ta)	基板



a とon/ott比を効果的に変化させることができた。
本典施例では基板としてコーニング # 7 0 5 9
がラスを用いたが 無処理 で とを 石 変 と で 選 変 を 石 変 を 石 変 を 石 変 を で る ことが の 特性を 変 が の な が は は の 特性を 変 し よ り の 特性を 変 し な 変 で き る と に な の 特性 な 変 板 材料 に 変 の で き な 変 板 材料 に 変 の で き な を な で き る と い の 変 板 材料 に で き る と い に 特性の 変 板 が れた TFT 密 級 に い に ま り 安 価 に 、 よ り 簡 便 な 装 置 を に い た な ら 。

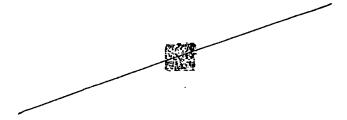


19

奥 施 例 2

実施例1と同様の手順によって、SIH。(3)/H。
ガスと同時にH。ガスロ.2 vol % に稀釈した SF。 が SOM SOM SOM SOM SOM (SF。(0.2)/H。と略記する。)を 0・2・5・、1 0・2 0 SCCMの、5種類のガス流量で飛す以外は、実施例1と同様の条件と手順に従って、シリコン溶膜を基板上に作製し、又、同薄膜層を用いて実施例1と同様にTFTを作成し、これ等について実施例1と同様の測定を行った。その結果を第2表に示す。

第2表より硫黄濃度は0.01atomic 多程度から制 御できることが分り、さらに5atomic 多程度まで 増加させることによって doff>1 を保ちつつ、 d とom/off比を効果的に変化させることができた。



20

政科胎.	2 – 1	2-2	2-3	2 - 4	2-5
z (SCCM)	0	2	5	10	20
Sの過度(ata.1)	<0.01	0.9	2.1	4.3	8.2
a (550)	4 ×10 ⁴	9.4 ×10 ⁴	2.0 ×10 ⁴	2.5 ×10 ⁴	2.1 ×10 ⁴
peff(ca ² / V·sec)	0.0	7.2	2.6	0.0	0.1
(en/off)比	9.0 ×10 ²	7.5 ×10 ²	2.3 ×10 ⁴	8.2 ×10 ²	1.2 ×10 ²



22

弟 3 妻

武料物.	3 – 1	3-2	3-3	3-4	3-5*
x (Terr)	0.0	0.2	9.5	1.0	. 2.0
Oの設度(ats.%)	0.03	0.8	2.3	5.1	4.3
a (550)	4 ×10 ⁴	2.3 ×18 ⁴	1.2 ×18 ⁴	*.0 ×10 ³	5.0 ×10 ³
peff(cm ² / V · sec)	8.0	3.1	1.4	0.8	9.005
(00/011)比	9.0 ×10 ²	1.8 ×10 ⁴	1.6 ×10 ⁴	2.3 × 19 ³	5.8 ×19 ²

水 其科助。3~5仕迎品費 🕟

SiB ₄ (8)/	H ₂ Oz	ブス茂量	5 S C C M	
鉄電パワ	-		2 0 W	
Æ :	力 力		0 . 0 5 Terr	
苯氨盐度	(ta)		5000	
		شجار	***	

突 施 例 3

央施例1と同様の条件と手間によって、基板上にクリコン薄膜層を形成した。ただしSiH4(3)/H4を流し初める前にペルジャー内に酸素をペリアアルリークペルブを介して導入した。酸素のガス流量は微小なため、真空度がペックグランド裏空度からどれだけ上昇するか測定し作ら調節し、この圧力差を0,2.0×10⁻⁴ Torr,5.0×10⁻⁴ Torr,1.0×10⁻⁴ Torr,2.0×10⁻⁴ Torrの5 磁類としてシリコン薄膜層を形成した。又、同薄膜層を加て、実施例1と同様にしてTFTを作成した。これ等に就て実施例1と同様の方法で測定を行った。その結果を第3表に示す。

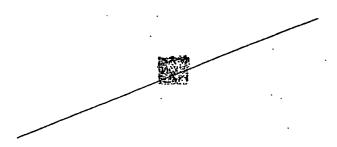
第 3 表より酸素過度は0.03 atomic s 程度から額 御できることが分り、さらに 5 atomic s 程度まで 暗加させることによつて μoff>1 を保ちつつ、α とon/off比を効果的に変化させることができた。

23

奥施例4

実施例1と同様の手順によつてシリコン薄膜層を基板上に作成した。ただし、S1H4(3)/Haガスと同時にNaガスをOSCCM,2SCCM,5SCCM,1OSCCM,5SCCM,1OSCCM,2SCCMの5種類のガス流量で流してシリコン薄膜層を作製し、又、同薄膜層を用いて実施例1と同様にしてTFTを作成し、これ等に就て実施例1と同様の測定を行つた。その結果を第4段に示す。

第4要より密素過度は0.01atomic メ程度から制御できることが分り、さらに5atomic メ程度まで 増加させることによって μoft > 1を保ちつつ、α とon/off比を効果的に変化させることができた。



24

特別昭58-199564(15)

那 4 漢

武用Tb.	4-1	4-2	4-3	4-4	4-5
x (SCCM)	0.0	2.0	5.0	10.0	20.0
Nの製度	0.01	1.5	3,7	8.2	10.1
a (550)	4 ×10 ⁴	2.8 ×10 ⁴	1.5 ×16 ⁴	7.4 ×10 ²	4.5 ×10 ³
peff(cs ² / Y• sec)	8.0	4.8	2.3	1.1	9.2
(en/eff)肚	9.0 ×10 ²	3.7 ×10 ³	8.5 ×10 ⁴	5.7 × 10 ⁴	2.6 ×10 ³

()

ム図面の簡単な説明

第1 図は、本発明の半導体素子の作成工程を裁: 明するための模式的工程図、第2 図は、本発明において、作成されたTFTのTFT特性を測定するための母式的回路図、第3 図は、本発明の半導体素子用のシリコン存践を作成するための装置の一例を説明する模式的説明図、第4 図は、本発明のTFTの特性の一例を示すグラフである。

100・・・ 基板、101・・・ 薄膜半導体層、102・・・ m+層、103,104・・・ オーミックコンタクト層、105・・・ 絶縁層、106・・・ コンタクトホール、107・・・ 電極層、108・・・ソース電優、109・・・ ドレイン電極。

出頭人 キャノン株式会社代理人 丸 島 儀 一